

学 位 論 文 の 要 旨

集積回路試験用低歪正弦波生成と高速サンプリング技術およびマルチ出力電源回路に関する研究

(Low Distortion Sine Wave Generator, High Speed Waveform Sampling Technology for LSI Test System and Multi-Output Power Supply)

氏 名 片山 翔吾

Society 5.0 が実現される世界では、Society 4.0 で達成された情報社会と現実社会が高度に統合される。現実社会と情報社会は IoT (モノのインターネット) で接続され、センサで取得した現実世界のアナログ情報が、情報社会のデジタル信号に変換される。これらセンシングやアナログ・デジタル変換、IoT 機器間の通信のキーコンポーネントの高精度アナログ・デジタル・ミクスト信号回路は、ますます重要な回路要素となる。製品や技術が広く用いられるためには、コスト削減は必須であり、設計、製造など様々な面でその努力がなされている。電子機器の製造コスト削減は、使用する部品のコスト削減とともに、出荷時テストの低コスト化が要求される。開発、設計でのベンチトップの電子回路の測定に使用される計測器は、精度が高いが高コスト・低速のため量産テスト用途には適さない。テストコストの削減は、試験装置自体のコストを削減するとともに、テストの高速化や同時測定を行うことで、単位時間にテストを行う被試験デバイス数を増加させて達成される。また部品コスト削減として、様々な電源電圧のデバイスに単一の電源回路から電源電圧を供給するマルチ出力電源の技術が効果的な方法の一つである。

本論文では「高性能アナログ・デジタル混載集積回路の低コスト化」を目標に、次の 3 つの技術の研究結果を記す。(i) 出荷時テストのための低コスト高周波サンプリング手法、(ii) 出荷時テストのための低コスト低歪正弦波生成回路、(iii) 部品削減によるコスト削減を達成する、マルチ出力スイッチング電源の研究である。

第 1 部は「剰余系サンプリングによる高周波/アナログ・デジタル混載集積回路の試験技術の研究」を記した。出荷時テストのコスト削減のための高周波サンプリング手法の考案・シミュレーション検証を行った。被測定高周波信号を複数の低サンプリング周波数によりサンプリングし、サンプリングにより発生するスペクトラムの折り返し現象と剰余定理を用いて被測定高周波信号の周波数を推定する「剰余系サンプリング」手法を考案した。MATLAB シミュレーションにより、提案手法を用いて被測定高周波信号が推定でき、剰余系サンプリング結果の FFT スペクトラムの周波数分解能をサンプリングデータの点数を増やすことで細かくできることを示した。実際のアプリケーションとして、2 トーン試験および高周波狭帯域通信デバイス試験のシミュレーション検証を行った。剰余周波数スペ

クトラムに重なりが生じない場合に、試験が可能であることを示した。スペクトラムの本数が少なく、スペクトラムに重なりが生じないサンプリング回路のみ使用する冗長構成が可能な 2 トーン試験や、同時に使用する帯域がサンプリング周波数より狭い狭帯域通信が高周波デバイス試験の有効なアプリケーションであることを示した。今後、多くのサンプリング回路の出力スペクトラムに重なりが生じる、広帯域のマルチトーン試験や高周波広帯域通信のアプリケーションを示していく。

第 2 部では「低歪正弦波生成回路の研究」を記述した。出荷時テストのコスト削減のための低歪正弦波生成回路を考案しシミュレーション検証・実験検証を行った。アナログ集積回路の試験では入力信号として低歪正弦波は広く用いられている。比較的簡易な回路システムで低歪正弦波を生成するために、LSI 試験装置のデジタルモジュール出力の矩形波信号を入力とし、ロジック回路と次数が低いアナログフィルタを用いる方式を考案した。回路シミュレーションおよび実装回路の評価により、提案回路の有効性の検証を行った。高価な LSI 試験装置の搭載信号源と次数の高いアナログフィルタを用いた場合と比べて、3 次高調波が 3 dB、帯域内ノイズが 10 dB 程度低減することを確認し、100 kHz の正弦波を発生した際の高調波歪が -95 dBc の低歪正弦波発生器を実現した。第 3 部では「マルチ出力スイッチング電源の研究」を記述した。部品削減によるコスト削減のための、マルチ出力スイッチング電源の回路と制御方式を考案・シミュレーション検証を行った。様々な電源電圧のデバイスに単一の電源回路から電源を供給することで、回路要素、駆動電源の数を削減することができ、低コスト化・省スペース化を図ることができる。本研究では、正極性の電圧が出力可能な昇降圧スイッチングコンバータの回路方式である、SEPIC 方式のマルチ出力構成を考案し、シミュレーション検証、昇圧率の理論導出を行った。リチウムイオン電池を電源としたウェアラブル機器や携帯用機器等の液晶パネルを駆動する DC-DC コンバータを想定したシミュレーションを実施し、基本動作確認をすることができた。効率、出力電圧のクロスレギュレーション、出力リップルの改善、設計手法の確立、および具体的なアプリケーションの詳細検討が課題である。以上のように次世代高度情報社会を実現するための高性能アナログ・デジタル混載集積回路およびその試験の低コスト化技術のいくつかの研究結果を示した。

学 位 論 文 の 要 旨

集積回路試験用低歪正弦波生成と高速サンプリング技術およびマルチ出力電源回路に関する研究

Low Distortion Sine Wave Generator, High Speed Waveform Sampling Technology for LSI Test System and Multi-Output Power Supply

氏 名 片山 翔吾

In the Society 5.0 world, the information society and the real society in Society 4.0 will be highly integrated by Internet of Things (IoT), which converts the analog information of the real world acquired by sensors into digital signals for the information society. As its key component, the high-precision analog-digital mixed circuit, is becoming increasingly important, and its market size is expected to grow further. There low cost is essential for wide usage of products and technologies and the cost reduction efforts have been made in design and manufacturing. This requires the component cost reduction as well as the test cost reduction. Electronic measuring instruments for evaluating electronic circuits on the bench-top in design and development stages may be highly accurate, but not be low cost and high speed, which are not suitable for mass production testing. The test cost is reduced by inexpensive test equipment and simultaneous multiple-device testing.

In this dissertation, three research results are described with the goal of “cost reduction of high-performance analog-digital-mixed integrated circuits”.

In Part 1, a low-cost high-frequency sampling method is described. The proposed method is called “residue sampling”, where a high-frequency signal under test is sampled at several low frequency sampling clocks and the frequency of the signal is estimated using spectrum folding by the sampling and the residue number theorem. Frequency resolution of the FFT spectrum of the residue sampling can be improved by increasing the number of sampling points. Furthermore, simulation verification was carried out for two-tone testing and high-frequency narrow-band communication device testing as field application, which shows that the test is feasible when the residue frequency spectra do not overlap. 2-tone test with a redundant configuration using only sampling circuits with a small number of spectrums and no overlap in the spectrum, and the test of narrow-band communication system where the bandwidth used

simultaneously is narrower than the sampling frequency are effective applications of the residue sampling. Applications for wideband multi-tone tests and high-frequency wideband communications, where the output spectrum of many sampling circuits overlap, will make the residue sampling technologies more practical.

In Part 2, a low-cost low distortion sine wave generation circuit is described. Sine waves are widely used for testing of analog integrated circuits. This study has investigated a low-distortion sine wave generation circuit which uses logic circuit and a simple analog filter with the input source of a square wave from an inexpensive digital automatic test system. The proposed circuit was verified by circuit simulation and prototype circuit evaluation. It was confirmed that third-order harmonics and in-band noise were reduced by 3 dB and 10 dB, respectively, compared to a 16-bit direct digital synthesizer signal with an analog lowpass filter, which is equivalent to the signal source on board expensive mixed-signal automatic test equipment, and that the harmonic distortion of the 100 kHz sine wave was -95 dB. A low distortion sine wave generator with a harmonic distortion of -95 dBc when generating a 100 kHz sine wave has been achieved.

In Part 3, multi-output switching converter for reducing the number of components is described. Our proposed circuit can supply power to several devices of various voltages from a single power supply circuit with the reduction of the number of circuit elements and driving power supplies, which leads to cost reduction and space saving. This study proposes a multi-output configuration of the SEPIC DC-DC converter which is a step-up/step-down switching converter capable of outputting multiple positive polarity voltages. Simulation verification was carried out along with theoretical derivation of the step-up voltage ratio, for application of LCD panels of wearable devices and portable devices powered by Li-ion batteries, and its basic operation was confirmed. Efficiency improvement, multiple-output voltage cross-regulation, output voltage ripple, establishment of design methodology and study of specific applications will make the proposed circuit more practical.

As mentioned above, several achieved technologies for cost reduction of analog-digital mixed-signal devices which can realize next generation information society are described.